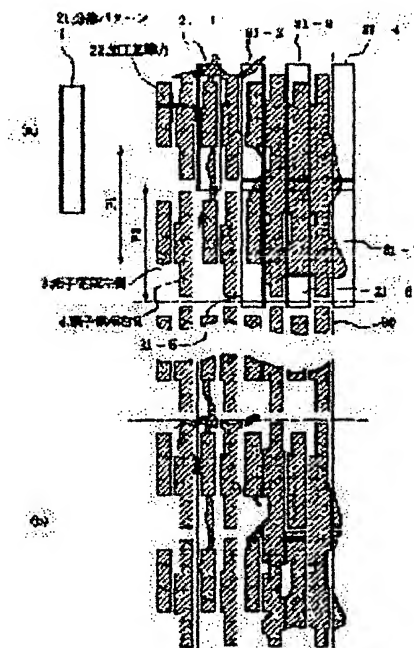


11)Publication number : 2000-182545  
43)Date of publication of application : 30.06.2000

H01J 31/12  
B23K 26/00  
G03F 7/40  
H01J 9/02  
H01J 9/50

(71)Applicant : CANON INC  
(72)Inventor : UDA YOSHIKI

**SOLUTION:** This pattern forming method includes a pattern forming process for forming, a cyclic arrangement of unit pattern with a conductor having electrically separated pattern portion 3 on a substrate and a short-circuit eliminating process for eliminating the short-circuiting state of a short-circuited substance out of the formed patterns of the pattern portion 3. The short-circuiting state is eliminated by applying a removal pattern 21 to the unit pattern which is disposed one or a plurality of standardized removal patterns 21 on the unit pattern in a fixed positional relation and a removal means is provided for removing, a defective part of the unit pattern overlapping with the removal pattern 21 by a physical working method.



- [Date of request for examination]
- [Date of sending the examiner's decision of rejection]
- [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
- [Date of final disposal for application]
- [Patent number]
- [Date of registration]
- [Number of appeal against examiner's decision of rejection]
- [Date of requesting appeal against examiner's decision of rejection]
- [Date of extinction of right]

2003/08/13 9:35

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2000-182545

(P2000-182545A)

(43)公開日 平成12年6月30日(2000.6.30)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テマコード*(参考)
H 0 1 J 31/12		H 0 1 J 31/12	C 2 H 0 9 6
B 2 3 K 26/00		B 2 3 K 26/00	C 4 E 0 6 8
			N 5 C 0 1 2
G 0 3 F 7/40	5 1 1	G 0 3 F 7/40	5 1 1 5 C 0 2 7
	5 2 1		5 2 1 5 C 0 3 6

審査請求 未請求 請求項の数12 O L (全 16 頁) 最終頁に続く

(21)出願番号 特願平10-353370

(22)出願日 平成10年12月11日(1998.12.11)

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 宇田 芳己

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(74)代理人 100086287

弁理士 伊東 哲也 (外1名)

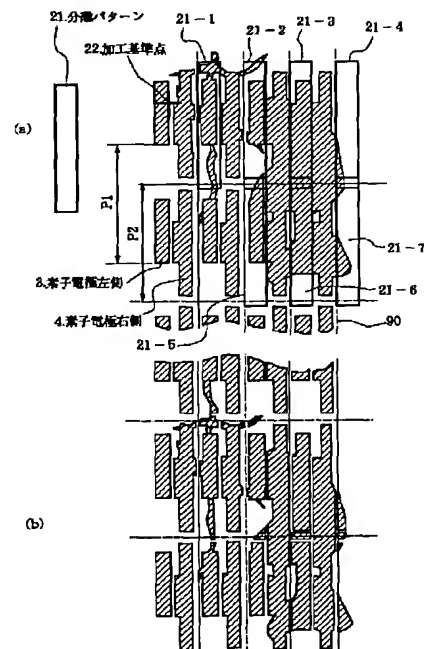
最終頁に続く

(54)【発明の名称】 パターン形成方法およびこれを用いた画像形成装置の製造方法

(57)【要約】

【課題】 短絡欠陥の解消を効率的に行なえるようにする。

【解決手段】 電氣的に分離されたパターン部分3を有する導体の単位パターンの周期的な配列を基板上に形成するパターン形成工程と、形成されたパターン部分3のうちで短絡しているものの短絡状態を解消する短絡解消工程とを有するパターン形成方法において、定型化された1または複数の除去パターン21を前記単位パターンに対して所定の位置関係で配置し適用して除去パターン21と重なる前記単位パターンの不良部分を物理的な加工方法で除去することができる除去手段を用い、必要な前記単位パターンに対して除去パターン21を適用して前記短絡状態の解消を行なう。



## 【特許請求の範囲】

【請求項 1】 電氣的に分離されたパターン部分を有する導体の単位パターンの周期的な配列を基板上に形成するパターン形成工程と、形成された前記パターン部分のうちで短絡しているものの短絡状態を解消する短絡解消工程とを有するパターン形成方法において、定型化された 1 または複数の除去パターンを前記単位パターンに対して所定の位置関係で配置し適用して前記除去パターンと重なる前記単位パターンの不良部分を物理的な加工方法で除去することができる除去手段を用い、必要な前記単位パターンに対して前記除去パターンを適用して前記短絡状態の解消を行なうことを特徴とするパターン形成方法。

【請求項 2】 前記単位パターンは前記電氣的に分離されたパターン部分を少なくとも 2 つ有することを特徴とする請求項 1 に記載のパターン形成方法。

【請求項 3】 前記単位パターンは画像形成装置における電子放出素子を形成するための第 1 および第 2 の電極を有する素子電極対であり、前記周期的な配列は、この素子電極対を行列状に多数配置したものであり、各素子電極対において前記第 1 電極と第 2 電極は行方向に並べて配置されることを特徴とする請求項 1 または 2 に記載のパターン形成方法。

【請求項 4】 前記 1 または複数の除去パターンは、前記第 1 電極のみに適用され、前記第 1 電極の周囲を囲む矩形の単一の分離パターンを構成しており、かつこの分離パターンは前記単位パターンの列方向の配列ピッチ以上の長さを有することを特徴とする請求項 3 に記載のパターン形成方法。

【請求項 5】 前記第 2 電極を各列毎に列方向に接続する配線パターンを形成する工程と、その後前記第 1 電極を各行毎に行方向に接続する配線パターンを形成する工程とを有することを特徴とする請求項 4 に記載のパターン形成方法。

【請求項 6】 前記除去手段はレーザ光を照射することによって前記除去を行なうものであることを特徴とする請求項 1 ～ 5 のいずれか 1 項に記載のパターン形成方法。

【請求項 7】 前記除去パターンの適用に際しては、前記除去パターンを、前記単位パターン間で共通する基準点を基準として前記必要な各単位パターンに対して所定の位置関係で配置し適用することを特徴とする請求項 6 に記載のパターン形成方法。

【請求項 8】 前記基板は透明であり、前記レーザ光は可視光領域のレーザ光であり、前記除去手段によって前記基板の裏面から前記レーザ光を照射して前記除去を行なうことを特徴とする請求項 6 または 7 に記載のパターン形成方法。

【請求項 9】 前記除去手段は前記定型化された 1 または複数の除去パターンを設定し適用するための制御手段

を有し、この制御手段に対して前記除去パターンの設定を行なうためのプログラミングを行なう工程を有することを特徴とする請求項 1 ～ 8 のいずれか 1 項に記載のパターン形成方法。

【請求項 10】 前記除去手段はレーザ光を照射することによって前記除去を行なうものであり、前記短絡解消工程においては、前記列方向および行方向の配線パターンを形成した後、これらの配線パターンが除去されないように前記レーザ光の出力を調整することを特徴とする請求項 5 に記載のパターン形成方法。

【請求項 11】 前記電氣的に分離されたパターン部分の短絡状況を調べ、前記除去パターンを適用することが必要な前記単位パターンを決定する工程を備えることを特徴とする請求項 1 ～ 10 のいずれか 1 項に記載のパターン形成方法。

【請求項 12】 請求項 1 ～ 11 のいずれかのパターン形成方法によって、画像形成装置の電子放出素子を形成するための素子電極を形成する工程を具備することを特徴とする画像形成装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、素子電極等のパターンの形成方法および画像表示装置の製造方法に関し、特に、素子電極対等として用いる単位パターンの周期的な配列を形成する際に生じる短絡箇所の解消を効率的にできるようにしたものに關する。

【0002】

【従来の技術】従来、画像表示装置として、ブラウン管（CRT）が広く一般に用いられている。最近では表示画面が 30 インチを超えるようなブラウン管も登場している。しかしながら、ブラウン管の場合、その表示画面を大きくするためには、画面に依じて奥行きをより大きくする必要があり、そうすると重くなる。そのため、より大きな画面で迫力ある画像を見たいという消費者の要望に応えるには、ブラウン管は、より大きな設置スペースを必要とし、適しているとは言いがたい。そのため、大きく重いブラウン管（CRT）に代わって壁掛けできるように、低消費電力で薄く軽く大画面の平板状画像表示装置の登場が期待されている。

【0003】平板状画像表示装置としては、液晶表示装置（LCD）が盛んに研究開発されているが、LCD は、自発光型でないため、バックライトと呼ばれる光源が必要であり、このバックライトに消費電力のほとんどが使われる。また LCD は光の利用効率が低いため画像が暗い、視野角に制限がある、20 インチを超えるような大画面化が難しいといった課題が依然として残っている。

【0004】上述のような課題をもつ LCD に代わって、薄型の自発光型画像表示装置が注目を浴びている。この表示装置としては、例えば、紫外線を蛍光体に照射

することで蛍光体を励起し発光させるプラズマディスプレイパネル(PDP)、電界放出型電子放出素子(FE)や表面伝導型電子放出素子を電子源として用い、この電子放出素子から放出された電子を蛍光体に照射することで蛍光体を励起し発光させる平板状画像表示装置などがある。PDPは40インチ程度の大画面のものが市販され始めている。

【0005】上記自発光型の画像表示装置は、LCDに比べ、明るい画像が得られるとともに視野角の問題もない。しかしながら、上記PDPは、大画面化には適しているが、発光輝度やコントラストはブラウン管に比べて劣る。

【0006】一方、FEや表面伝導型電子放出素子を用いた表示装置では、その発光原理はブラウン管と基本的に同一である。そのため、輝度やコントラスト自体ブラウン管と同等のものが達成しえる可能性を有している。

【0007】本出願人は自発光型の平板状画像表示装置の中でも、表面伝導型電子放出素子を用いた画像表示装置に着目している。構造が比較的簡易なため、大面積に形成することに適しているためである。

【0008】表面伝導型電子放出素子は、基板上に形成された微粒子からなる導電性薄膜に対して、素子電極と呼ばれる一対の電極から電圧を印加することにより、導電性薄膜の一部に形成された電子放出部から電子を真空中に放出するものである。表面伝導型電子放出素子を用いた画像表示装置の原理は、上記表面伝導型電子放出素子から放出された電子を蛍光体に照射することで発光を得るものである。

【0009】また、本出願人は先に特開平6-342636号公報において表面伝導型電子放出素子を電子源として用いた画像表示装置の一例を開示している。図8は上記公報で開示している表面伝導型電子放出素子の概略構成を示す。また、図9は上記公報で開示している表面伝導型電子放出素子を用いた画像表示装置の概略構成図を示す。

【0010】図8(a)は表面伝導型電子放出素子構成の平面図、図8(b)は表面伝導型電子放出素子構成の断面図である。同図において、101は絶縁性基板、104は微粒子からなる導電性薄膜、102と103は導電性薄膜104と電気的接続を得るための一対の素子電極、105は電子放出部である。

【0011】この表面伝導型電子放出素子において、一対の素子電極102、103の間隔Lは数千Å～数百μmに設定され、また素子電極102、103の長さWは、素子電極102、103の抵抗値、電子放出特性等を考慮して数百μm～数百μmに設定される。また、素子電極102、103の膜厚dは、微粒子からなる導電性薄膜104と電気的な接続を保つために数百Å～数百μmの範囲に設定される。素子電極102、103は、例えば、フォトリソグラフィ技術により形成される。

【0012】微粒子からなる導電性薄膜104の膜厚は、素子電極102、103へのステップカバレッジ、素子電極間の抵抗値、フォーミング条件等を考慮して適宜設定されるが、数Å～数千Åの範囲に設定するのが好ましく、さらに、10Å～500Åの範囲に設定することがより好ましい。また、導電性薄膜104の抵抗値は、Rsが10<sup>2</sup>～10<sup>7</sup>Ω/□に設定することが好ましい。なお、Rsは、厚さがt、幅がw、長さがlの薄膜の長さ方向に測定した抵抗をRとすると、 $R = R_s (l/w)$ で表される。また、厚さtと抵抗率ρが一定である場合、 $R_s = \rho/t$ で表される。

【0013】図9は、表面伝導型電子放出素子を用いた画像表示装置の一例を示す概略構成図である。図中、1005はリアプレート、1006は外枠、1007はフェースプレートである。外枠1006、リアプレート1005およびフェースプレート1007の各接続部を不図示の低融点ガラスフリット等の接着剤により封着して、画像表示装置内部を真空に維持するための外囲器(気密容器)1010を構成している。リアプレート1005には、基板1001が固定されている。この基板1001上には、表面伝導型電子放出素子がN×M個配列形成されている。N、Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。また、表面伝導型電子放出素子1002は、図9に示すとおり、M本の列方向配線1004とN本の行方向配線1003とにより配線されている。列方向配線1004、および行方向配線1003は、例えば、フォトリソグラフィ技術により形成される。これら、基板1001、表面伝導型電子放出素子1002などの複数の電子放出素子、列方向配線1004、行方向配線1003によって構成される部分をマルチ電子ビーム源と呼ぶ。また、少なくとも、列方向配線と行方向配線の交差する部分には、両配線間に不図示の層間絶縁層が形成されており、列方向配線と行方向配線との電気的な絶縁が保たれている。

【0014】フェースプレート1007の下面には、蛍光体からなる蛍光膜が形成されており、赤(R)、緑(G)、青(B)の3原色の蛍光体(不図示)が塗り分けられている。また、蛍光膜1008をなす上記各色蛍光体の間には黒色体(不図示)が配されている。さらに、蛍光膜1008のリアプレート側の面にはAl等からなるメタルバック1009が形成されている。

【0015】Dx1～Dxm、Dy1～DynおよびHvは、当該画像表示装置と不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。Dx1～Dxmは、マルチ電子ビーム源の行方向配線1003と電気的に接続している。Dy1～Dynも同様にマルチ電子ビーム源の列方向配線1004と電気的に接続している。また、Hvはメタルバックと電気的に接続している。

【0016】上記外囲器（気密容器）の内部は $10^{-4}$  Torr以上の真空中に維持されている。そのため、画像表示装置の表示画面を大きくする程、外囲器（気密容器）内部と外部との圧力差によるリアプレート1005およびフェースプレート1007の変形あるいは破壊を防止する手段が必要となる。そのため、フェースプレートとリアプレートとの間に耐大気圧支持のためのスペーサあるいはリブと呼ばれる支持部材（不図示）を配置する場合がある。このようにして、電子放出素子が形成された基板1001と蛍光膜が形成されたフェースプレート1007間は一般に数百 $\mu$ m～数mmに保たれ、外囲器（気密容器）内部は高真空中に維持されている。

【0017】以上説明した画像表示装置は、容器外端子 $Dx1 \sim Dx_m$ 、 $Dy1 \sim Dy_n$ 、および列方向配線1004、行方向配線1003を通じて各表面伝導型電子放出素子に電圧を印加することによって、各表面伝導型電子放出素子から電子が放出される。それと同時に、メタルバック1009に容器外端子 $Hv$ を通じて数百V～数kVの高電圧を印加することで、表面伝導型電子放出素子から放出された電子を加速し、フェースプレート1007の内面に形成された各色蛍光体1008に衝突させる。これにより、蛍光体が励起され発光し、画像が表示される。

【0018】上記画像表示装置を形成するには、上記電子放出素子、列方向および行方向配線を多数配列形成する必要がある。上記電子放出素子、列方向および行方向配線を多数配列形成する方法として、フォトリソグラフィ技術、エッチング技術などが挙げられる。しかしながら、例えば、表面伝導型電子放出素子を用いた数十インチの大画面の画像表示装置を形成する場合、フォトリソグラフィ技術、エッチング技術を用いるとすれば、対角数十インチの大型基板に対応する蒸着装置やスピニングを始め、露光装置、エッチング装置などの大型製造設備が必要となるため、製造工程上の取り扱いの難しさや高コスト化などの問題もある。そこで、比較的安価で、真空装置などの必要がなく、大面積に対応し得る印刷技術を用いて、上記電子放出素子、列方向および行方向配線を多数配列形成することが考えられる。

【0019】本出願人は、先に特開平8-34110号公報（F146235：磁石などで版離れ）において、スクリーン印刷技術を用いて、上記列方向および行方向配線を多数配列形成することを開示している。スクリーン印刷は、例えば金属粒子を混ぜたインクを、所望のパターンの開口を有する版をマスクとして、上記開口部から被印刷体である基板上に印刷形成し、その後、焼成を行なうことで所望のパターンの導体配線などを形成するものである。

【0020】また、本出願人は、先に特開平8-236017号公報（F151905：凹部深さ規定）において、オフセット印刷技術を用いて、上記表面伝導型電子

放出素子の素子電極を多数配列形成することを開示している。オフセット印刷は、例えば、金属粒子を混ぜたインクを所望のパターンの凹部を有する凹版に充填し、これを円筒状のブランケットと呼ばれる部材が上記凹部に充填されたインクを受理し、さらに、受理したインクを被印刷体に転移させ、その後焼成を行なうことで所望のパターンの電極などを形成するものである。また、従来、電極の短絡欠陥を解消する場合、基板をX-Yテーブルにおいてレーザを照射しながら、手でX-Yテーブルを操作し移動させながら、短絡箇所毎に個別に、短絡箇所を除去している。また背景技術として、本出願人による特開平4-10325号公報において、電極間に通電処理を施すことによる短絡部位の解消方法が提案されている。

【0021】

【発明が解決しようとする課題】しかしながら、上述したオフセット印刷法やフォトリソグラフィ・エッチング法を用いて、上記表面伝導型電子放出素子の素子電極を多数配列形成して大面積化して作製する場合、以下のようない課題がある。

【0022】基板上に形成する多数対の素子電極を、通常の印刷法で、大面積の基板上の全素子を短絡欠陥なしで作製することは、インクのつまりやごみといった付随的な要因とあいまって、難しいという問題がある。また、フォトリソグラフィ・エッチング法を用いた場合においても、ごみの影響等により、全素子を短絡欠陥なしで作製することは難しいという問題がある。したがって必ず短絡欠陥を解消する必要がある。

【0023】さらに、レーザを用いて、短絡箇所毎に個別に短絡箇所を除去する方法においては、短絡箇所毎に短絡を除去するためのレーザ照射の軌跡は、短絡部の位置や短絡の長さや幅によってまちまちであり、短絡箇所毎に、人間の判断と操作が必要で時間がかかるという問題がある。

【0024】本発明の目的は、かかる従来の問題点に鑑み、パターン形成方法およびこれを用いた画像形成装置の製造方法において、短絡欠陥の解消を効率的に行なえるようにすることにある。

【0025】

【課題を解決するための手段】この目的を達成するため本発明では、電氣的に分離されたパターン部分を有する導体の単位パターンの周期的な配列を基板上に形成するパターン形成工程と、形成された前記パターン部分のうちで短絡しているものの短絡状態を解消する短絡解消工程とを有するパターン形成方法において、定型化された1または複数の除去パターンを前記単位パターンに対して所定の位置関係で配置し適用して前記除去パターンと重なる前記単位パターンの不良部分を物理的な加工方法で除去することができる除去手段を用い、必要な前記単位パターンに対して前記除去パターンを適用して前記短

格状態の解消を行なうことを特徴とする。

【0026】また、本発明の画像形成装置の製造方法は、このようなパターン形成方法によって、画像形成装置の電子放出素子を形成するための素子電極を形成する工程を具備することを特徴とする。

【0027】これによれば、必要な単位パターンに対して定型化された1または複数の除去パターンを適用するだけで短絡状態の解消が行なわれるため、定型的に、したがって簡便かつ短時間で短絡状態の解消が行なわれる。したがって、画像形成装置の製造が効率的に行なわれる。

【0028】

【発明の実施の形態】本発明の好ましい実施形態においては、少なくとも、画像を表示する部分としてブラックストライプ等により画素毎に区切られたような部分に蛍光体等が形成された画像表示部を有するフェースプレートと、一対の電極間に電圧を印加することにより電子放出部に流れる電流により電子が放出するような電子放出素子が平面状に画像表示部の画素配置と同等な位置に配置され、さらにこの一対の電極は層間絶縁層を介して行列状に配置された行配線および列配線にそれぞれ接続され、これらに電圧を印加する形態である基板（以下、「基板」と同義で「リアプレート」を用いる）とにより構成される画像表示装置の製造において、さらには該フェースプレートと該リアプレートの間であって外周を包囲する枠からなる画像表示装置の製造において、さらにまた、該フェースプレートであるところの画像表示部とリアプレートであるところの電子放出素子が最終的にアライメントされ張り合わされることにより作製される画像表示装置の製造に本発明は適用される。すなわち、リアプレートの電子放出素子を形成するための2つの電氣的に分離された要素からなる単位パターンの周期的な配列であるところの、第1および第2の一対の素子電極からなる素子電極対の配列を形成することを主たる目的とする。そして、素子電極を形成する際に発生した電極間の短絡欠陥である不良箇所に対して、単位パターンを構成する一対の素子電極のいずれか一方に単一の除去パターンを適用し、物理的な加工方法により電氣的に分離することにより不良箇所を解消して素子電極を作製し、平板型画像形成装置を製造する。この際、電氣的に分離されたパターン部分の短絡状況を調べ、除去パターンを適用することが必要な単位パターンを決定する。

【0029】前記周期的な配列は、素子電極対を行列状に多数配置したものであり、各素子電極対において第1電極と第2電極は行方向に並べて配置される。また、除去パターンは、第1電極のみに適用され、第1電極の周囲を囲む矩形状の単一の分離パターンを構成しており、かつこの分離パターンは単位パターンの列方向の配列ピッチ以上の長さを有する。なお、「行方向」、「列方向」とは、単に方向性を区別するために用いている語で

あり、素子電極対において第1電極と第2電極が並んでいる方向をここでは「行方向」と名付けたに過ぎない。

【0030】前記除去手段はレーザ光を照射することによって前記除去を行なうものであり、除去パターンの適用に際しては、除去パターンを、前記単位パターン間で共通する基準点を基準として必要な各単位パターンに対して所定の位置関係で配置し適用する。基板が透明であれば、レーザ光を可視光領域のレーザ光とし、除去手段によって基板の裏面からレーザ光を照射して短絡個所のパターン部分の除去を行なうことができる。

【0031】短絡状態を解消するための除去手段は定型化された1または複数の除去パターンを設定し適用するための制御手段を有し、この制御手段に対して除去パターンの設定を行なうためのプログラミングを行なうことができる。

【0032】第2電極を各列毎に列方向に接続する配線パターンを形成する工程と、その後第1電極を各行毎に行方向に接続する配線パターンを形成する工程とを有する場合、列方向および行方向の配線パターンを形成した後、配線パターンが除去されないようにレーザ光の出力を調整して短絡個所のパターン部分の除去を行なうことができる。

【0033】なお、ここで言う単一の分離パターンとは、プログラムが一種類であるという意味ではなく、数種類の分離プログラム（分離プログラム＝分離パターン）を組み合わせた場合でも、単位パターンの一方を電氣的に分離する機能を備えており、かつ、いずれの単位パターンの短絡箇所に対しても共通の分離プログラム（分離プログラム＝分離パターン）を適用して短絡箇所を除去する方法に対して、この表現を用いている。

【0034】次に、リアプレート上に形成した素子電極の短絡欠陥部を解消する工程（以下「修復工程」と称す）について詳しく説明する。修復工程の前工程でリアプレート上に形成する単位パターンの周期的な配列としての素子電極は、フォトリソ・エッチング法やオフセット印刷法を用いて実施する。たとえば、フォトリソ・エッチング法であれば、リアプレートとしてガラス等の材質でできている平板状のものをを用い、これに電極部材をスパッタ法で成膜する。これにレジストを塗布し、電極パターン付きフォトマスクを用いて露光し、さらにレジストの現像を行ない、次にドライエッチング法によって露出している電極部材をエッチングし、その後、レジストを除去することにより電極を形成する。また、オフセット印刷法を用いる場合は、リアプレート上に、電極部材として、たとえば白金を主成分とする有機金属ペースト等を用いて導電性薄膜の素子電極を形成する。いずれの場合も、素子電極のパターンは、後工程で位置合せして組み立てられるフェースプレート（これはRGBの蛍光体が縦と横に一定のピッチで画素として並んだものである）の画素と一対一に対応した位置に来るようになっ

ている。したがって、上下および左右の画素ピッチは上下方向と左右方向に隣接する素子電極のピッチと基本的には同一である。

【0035】このようにして形成した素子電極は、パターン検査を実施すると、ごみ等の問題で部分的に短絡欠陥が発生している部分が見受けられることがある。素子電極の短絡欠陥は、単位パターンの素子電極が仮に左右に並んでいるとすると、種類としては、当該左側電極と当該右側電極のいわゆる電極間の短絡、当該左側電極と左側に隣接する右側電極の短絡、当該左側電極と上側に隣接する左側電極の短絡、当該左側電極と下側に隣接する左側電極の短絡、当該右側電極と左側に隣接する右側電極の短絡などがあり、実際の短絡欠陥としては、前記例を含む数種類の短絡が、短絡する位置や幅を変え、組み合わさって連続した状態等で発生する。

【0036】本発明では、いずれの短絡パターンが発生しても、当該電極の必ずいずれか一方（第1電極）を上下または左右の電極ピッチのいずれか一方の電極ピッチ（列方向の配列ピッチ）を超えた範囲まで加工する単一の除去パターンを用いて物理的な加工方法で電氣的に分離する。さらに隣接する電極間とで短絡がある場合は、隣接する電極対の一方（電極対は変わっても同じ側の第1電極）を同様の単一の除去パターンを用いて物理的な加工方法で電氣的に分離する。これを各短絡欠陥部に対して繰り返すことにより、基本的にすべての短絡欠陥の修復を可能とするものである。

【0037】この際、決められた一方の電極（第1電極）を分離する方法として、例えばレーザを用いることができる。リアブレードをXYテーブルに載せた状態で、レーザを照射することにより電極の短絡欠陥を分離する。また、XYテーブルによりリアブレードを動かす方法以外に、門型のフレームにレーザをマウントし、レーザヘッドがXY方向に移動してリアブレードを加工する方法によっても同様に作製できる。またこのときに使用する除去パターンとしては、あらかじめプログラミングされたプログラムの単一除去パターン1種類あるいは数種の除去パターンを組み合わせたものを用いる。たとえば、分離する電極として決められた側の電極が仮にベタ膜状にすべて短絡している場合は、電氣的に導通がなくなるようにベタ膜を完全に分離することが可能なようにした除去パターンを用いる。さらにこの除去パターンは、上下または左右のいずれか一方に関して電極ピッチを超えた長さまで電極部材を分離することができるサイズのパターンとなっている。この除去パターンによれば、当該電極と隣接する電極部を修復する場合、それぞれの除去パターンの軌跡が隣接部でオーバーラップするようになっているため、電氣的に完全に分離することができる。

【0038】このようにして、電極の短絡部分に対して

修復を行なうことにより、リアブレード上に短絡欠陥のない素子電極が完成する。さらに、単位パターンのいずれか一方（第2電極）が予め単位パターンを形成する時点で隣接する単位パターンの一方（第2電極）と電氣的に連結されているパターンである場合は、連結されていない側の単位パターンの一方（第1電極）に対して該パターンを電氣的に分離するように囲むような除去パターンを用いる。あるいは、単位パターンの形成後に単位パターンの双方にそれぞれ電圧を供給するために配線パターンを作製する場合は、単位パターンのいずれか一方（第2電極）と隣接する単位パターンの一方（第2電極）とが最初に電氣的に連結されるパターンに対して反対側の先に連結されない側の単位パターンの一方（第1電極）に対して該パターンを電氣的に分離するように囲むような除去パターンを用いる。いずれの場合も、除去パターンは、先に連結されるパターンの連結方向（列方向）の周期サイズ以上の除去パターンを当該単位に適用することにより、隣接する単位パターンに短絡欠陥があったとしてもそれぞれの単位パターンに対して単一の除去パターンを実施することにより結果としてすべての単一パターンの一方（第1電極）を電氣的に分離することができる。

【0039】後から隣接する単位パターンの一方を連結する場合の作製方法としては、たとえばスクリーン印刷法が適用できる。この方法は、まず一对の電極の片方（第2電極）に接するように列方向の配線を作製した後、もう一方の電極（第1電極）の一部が露出するようにしたパターンの層間絶縁層を配し、さらにその上層に露出した電極部分とコンタクトするように行方向の配線を、平面状のリアブレードを上方から見て列方向配線とほぼ直行する方向に作製する。このようにすることによって、前工程でリアブレード上に複数配置された電極に対して電力を供給可能な配線パターンを作製し、リアブレード上に素子電極と配線を作製する。

【0040】さらに、リアブレード上に形成した素子電極を修復する工程について、別の形態を説明する。まず、電極を形成する工程は前記と同様に、電極部材をリアブレード上に形成した後、スクリーン印刷法等の方法によって、電極の片側に接するように列方向の配線を作製する。さらに、もう一方の電極であるところの列方向配線と接していない側の電極（第1電極）の一部が露出するようにしたパターンの層間絶縁層を作製する。次に、層間絶縁層の一部から露出している電極部分とコンタクトするように行方向の配線を平面状のリアブレードを上方から見て列方向配線とほぼ直行する方向に作製する。このような方法により、各対の素子電極に電力を供給可能な配線パターンを作製した後、行方向配線と列方向配線のそれぞれについてオープン・短絡チェックを実施し、素子電極の短絡が発見された場合には、先に説明した除去パターンを用いて、基板の表側や裏面から可視



光のレーザを用いて修復を行なう。この場合、行方向配線の下に位置する絶縁層部分を介して、可視光のレーザを照射して、電極部材を修復する方法や、リアブレードの裏面側より電極部材を修復する方法も実施することができる。この裏面側からの加工の方法によれば、素子電極はリアブレードを介して第1層目にあるため、電極間のどのような短絡欠陥に対しても自由に加工することが可能である。また、この裏面からの加工方法は、リアブレード上に単位パターンを形成した後、いずれの製造工程にある場合でも、裏面から修復作業が可能であることに特徴がある。

【0041】このように可視光のレーザを用いて、層間絶縁層、あるいはリアブレードを介して電極部材の加工が可能なのは、ガラス質等で構成された略透明な層間絶縁層の場合やリアブレードが透明なガラス等でできている場合である。可視光のレーザとしては、YAG第二高調波レーザの波長532nm等を用いることができる。

【0042】また他に、波長1000nmから100nmあたりの可視光またはその近傍の波長のレーザを用いて、素子電極を修復することも可能であり、たとえば、波長1064nmのYAGレーザ、波長355nmのYAG第三高調波レーザ、波長1046nmのYLFレーザ、波長523nmのYLF第二高調波レーザや、その他の波長をもつ各種レーザが使用できる。

【0043】以上説明したように、電極部材として使用することができる導電性薄膜としては、たとえば貴金属類の金、白金などや電極材料として一般的な、銅、ニッケル、チタン、タングステン、アルミニウム、タンタルなど、あるいはこれらの合金や積層構造を用いることができる。これらは、各種成膜法、フォトリソ法や印刷法を用いて、特にオフセット印刷法による場合は白金等を薄膜として作製することができる。

【0044】また、配線の形成には、素子電極に供給する電流密度を稼ぐためには厚膜化が必要であるため、印刷法が適している。中でもスクリーン印刷によれば、銀やこれらの合金材料を中心に、厚さ20μm以上の厚膜印刷が可能であり、これを配線として使用することができる。

【0045】このようにして作製された素子電極部材と厚膜配線は、前記レーザにより、照射エネルギーに準じて、薄膜の電極部材のみ選択的に加工できる特性があることを本発明者は実験により得ており、電極部材のみリアブレードの裏面から選択的に除去することが可能であったため、この方法により素子電極部材を配線作製後に加工する工程を実現した。

【0046】以上述べたような素子電極の修復方法を用いた画像表示装置の製造方法が適用できる平板状画像表示装置は、その表示方法に電子を加速して蛍光体を発光させる構造のもの、すなわち少なくとも電子放出素子と

蛍光体が画像表示装置内に配置されているものであって、電子を空間に放出させるために真空を要するものである。該電子放出素子として表面伝導型のものを用いた画像表示装置に使用することができる。本発明の製造方法によって製造した画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピュータ等の表示装置の他、感光性ドラム等を用いて構成された光プリンタとしての画像形成装置等としても用いることができる。

【0047】本発明のパターン形成方法および画像表示装置の製造方法によれば、いろいろな短絡欠陥に対して、基本的に1つの除去パターンによって、全ての短絡部分の修復が可能である。

【0048】

【実施例】以下、実施例により本発明をさらに具体的に説明する。

【実施例1】図1および図2は本発明の第1の実施例に係る素子電極の修復方法を示す図である。図1(a)は電極部の拡大図であり、電極部材修復前の状態を示し、図1(b)は電極部の拡大図であり、電極部材修復後の状態を示す。図2では正常な部分の素子電極および短絡欠陥が生じている部分の素子電極を拡大して示している。図2において、1はリアブレード、2はリアブレード1上の素子電極エリア、3は左側素子電極、4は右側素子電極、5～12は短絡欠陥、5は左側電極と右側電極の電極間短絡、6は左側電極と左側に隣接する右側電極の短絡、7は右側電極と右側に隣接する左側電極の短絡、8は左側電極と上側に隣接する左側電極の短絡、9は左側電極と下側に隣接する左側電極の短絡、10は右側電極と左側に隣接する右側電極の短絡、11は膜残りの多いベタ膜状の欠陥、12はその他の短絡欠陥である。図1において、21は除去パターン、P1は縦方向の電極間ピッチ、P2は縦方向の画素ピッチである。単位パターンの一方(電極4)が予め連結されている。

【0049】まず、ソーダ石灰ガラスを使用して構成したリアブレード1上に、印刷法の1つであるオフセット印刷法により電極3と4を形成した。電極3と4は、後の工程においてリアブレードとアライメントされるフェースプレート行列方向に一定のピッチで構成される複数の画素の画像表示領域とはほぼ同等の位置に対応する素子電極エリア2に、画素の行方向ピッチおよび列方向ピッチP2と同等のピッチ(行方向ピッチおよび列方向ピッチP1)で電極が対応するようオフセット印刷用の版を事前に作製したものを用い、これに白金を主成分とする有機金属ペーストを配し、スキージングし、受理、転移工程を行ない、さらにリアブレード上に形成した電極部材を乾燥・焼成して図2中の円A内のように作製した。電極ピッチサイズは行側ピッチ290μm、列側ピッチP1=650μmとした。

【0050】次に、パターン検査機によって短絡欠陥を検



査した。図2中の円A内には、丸aで囲んだ部分の素子電極を拡大して示している。また、円B内には丸bで囲んだ部分の短絡欠陥5～12のある状態の素子電極を拡大して示している。図1(a)は図2の円B内の短絡欠陥を拡大して示す。

【0051】次に、図2の円B内のような短絡欠陥を修復した。すなわちまず、リアプレート上の電極の短絡欠陥に対して、除去パターン21(21-1～21-7)のようにレーザを照射するように予め加工パターンをプログラムしたレーザ加工機を用意した。除去パターンの縦側の長さは、電極ピッチP1を超えた長さの770μmとした。このプログラムは一点鎖線90で区分されるような各画素エリアに1対1で対応する素子電極対それぞれに仮想される加工基準点22にレーザの光軸をアライメントすれば加工基準点22を基点に相対移動して除去パターン21の部分(実線部分)にレーザを照射するようになっている。このように予めプログラミングされた除去パターン21を、図1(a)のような短絡欠陥に対して、それぞれの電極部の加工基準点より、除去パターン21-1～21-7として7回適用してレーザ加工を実施することにより、図1(b)のように除去パターンと重複する素子電極の短絡部分を除去した。このとき、レーザ加工は、リアプレートをレーザ加工機のXYテーブルに置き、XY方向の機械的アライメントとθ方向のソフト的アライメントによりXYθアライメントを行ない、レーザは波長1064nmのYAGレーザを使用し、レーザ光のスポットサイズを縦16μm×横16μmとして行なった。さらに、その他の欠陥部に対して、同様にして、除去パターン21をレーザ照射するプログラムにより、修復を実施した。

【0052】以上の結果、リアプレート上に短絡のない多数対の電極を、素子電極エリア2すべてにわたって作製することができた。

【0053】本実施例によれば、それぞれ短絡欠陥の存在する電極部分に対して、縦方向(列方向)の電極ピッチP1を超えた単一の除去パターン21を繰り返して実行するだけで、いかなる短絡欠陥パターンであろうとも、各対の左側の素子電極を電氣的に完全に分離することができる。したがって、短絡欠陥の場所や大きさに左右されず、いずれの欠陥に対しても1種類のプログラムの実行で修復ができるため、工程を単純化した修復が可能となる。さらに、この修復を実施することにより、完全な修復が可能となり、短絡欠陥の無い電極を作製することができる。

【0054】[実施例2] 図3は本発明の第2の実施例に係る素子電極の修復方法を示す図であり、同図(a)は図2の円B内の電極部の短絡欠陥の拡大図であり、電極部材修復前の状態を示しており、同図(b)は電極部の拡大図であり、電極部材修復後の状態を示す。同図において、3は左側素子電極、4は右側素子電極、23は

除去パターンである。また、P1は縦方向の電極間ピッチ、P2は縦方向の画素ピッチである。単位パターンの一方(右側素子電極4)は予め連結されている。

【0055】まず、素子電極3、4を実施例1と同様にオフセット印刷法により形成した。電極ピッチサイズは実施例1と同様に行側ピッチ290μm、列側ピッチP1=650μmとした。

【0056】次に、パターン検査機によって短絡欠陥を検査した。

【0057】次に、短絡欠陥の修復を行なった。すなわちまず、リアプレート上の電極の短絡欠陥に対して、除去パターン23(23-1～23-7)のようにレーザを照射するように予め加工パターンをプログラムしたレーザ加工機を用意した。この除去パターンの縦側の長さは、電極ピッチP1を超えた長さの710μmとした。このプログラムは、一点鎖線90で区分されるような各画素エリアに1対1で対応する素子電極対それぞれに仮想される加工基準点22にレーザの光軸をアライメントすれば加工基準点22を基点に相対移動して除去パターン23の実線の部分にレーザを照射するようにプログラミングされている。レーザ加工機は、ビームサイズが可変できるものであり、用いたビームサイズは2種類であり、除去パターン23のうちコの字状の太いパターン23aに対しては60×60(μm)のビームを用い、細い部分23bに対しては、左側電極と右側電極間のギャップ間隔20μmと同じ20×20(μm)のビームを用いた。このように予めプログラミングされた除去パターン23を、図3(a)のような短絡欠陥に対して、それぞれの電極部の加工基準点より、除去パターン23-1～23-7を適用し、レーザ加工を7回実施することにより、図3(b)のように除去パターンと重複する素子電極の短絡部分を除去した。さらに、その他の欠陥部に対して、同様にして除去パターン23をレーザ照射するプログラムにより修復を実施した。

【0058】このような方法によって、リアプレート上に短絡のない素子電極対を、素子電極エリアすべてにわたって作製することができた。

【0059】本実施例によれば、それぞれ短絡欠陥の存在する電極部分に対して、縦方向の電極ピッチP2を超えた単一の除去パターンを繰り返して実行するだけで、いかなる短絡欠陥パターンであろうとも、左側の素子電極3を電氣的に完全に分離することができる。このため、短絡欠陥の場所や大きさに左右されず、いずれの欠陥に対しても1種類のプログラムの実行で修復ができ、工程を単純化した修復が可能となる。さらに、ビーム幅を可変することにより、パターンの間隔に余裕のあるところは幅広のレーザ光を照射して短絡部の修復幅を広くすることができるため、絶縁距離を稼ぐことができ、また余裕の無いところは素子電極間のギャップ幅に沿った幅のレーザ光を照射することができ、設計どおりのギャ

ップ幅で作製することが可能となる。したがって、この修復を実施することにより、完全な修復が可能となり、短絡欠陥の無い電極を作製することができる。

【0060】〔実施例3〕図4は本発明の第3の実施例に係る素子電極の修復方法を示す図である。同図(a)は電極部の短絡欠陥部分の拡大図であり、電極部材修復前の状態を示し、同図(b)は電極部の拡大図であり、電極部材修復後の状態を示す。同図において、3は左側素子電極、4は右側素子電極、24および25は除去パターンである。また、P1は縦方向の電極間ピッチ、P2は縦方向の画素ピッチである。単位パターン的一方(右側素子電極4)は予め連結されている。

【0061】まず、素子電極3、4を実施例1と同様にオフセット印刷法により作製した。電極ピッチサイズは実施例1と同様に行側ピッチが $290\mu\text{m}$ 、列側ピッチ $P1=650\mu\text{m}$ とした。

【0062】次に、短絡欠陥の検査をパターン検査機によって行なった。次に、短絡欠陥の修復を行なった。すなわちまず、リアプレート上の電極の短絡欠陥に対して、除去パターン24および25のようにレーザ光を照射するように予め加工パターンをプログラムした2つのプログラムによる除去パターンを準備したレーザ加工機を用意した。除去パターン24は縦側で、長さが電極ピッチP1を超えた長さの $710\mu\text{m}$ であり、ビーム幅は $60\times60(\mu\text{m})$ とした。除去パターン25は左側電極3と右側電極4の間のギャップ部の加工を目的にビーム幅は $20\times20(\mu\text{m})$ とした。除去パターン24および25のプログラムはいずれも、実施例1で述べたように加工基準点22にレーザ光の光軸をアライメントすれば、加工基準点22を基点に相対移動し、所定の位置にレーザを照射するようになっている。このように予めプログラミングされた除去パターン24および25を、図4(a)のような短絡欠陥に対して適用し、それぞれの電極部の加工基準点より、必要に応じて除去パターン24および25によるレーザ加工を図4(a)のように実施した。このとき、電極3、4間のギャップ部の加工が必要な場合は除去パターン25のプログラムを起動して適用し、これ以外の短絡欠陥部分に対しては除去パターン24のプログラムを起動して加工を実施した。この結果、図4(b)のように、起動した除去パターンと重複する素子電極の短絡部分を除去することができた。さらに、その他の欠陥部に対して、同様に除去パターン24や25をレーザ照射するプログラムにより修復を実施した。

【0063】このような方法によって、リアプレート上に短絡のない一対の電極を、素子電極エリアすべてにわたって作製することができた。

【0064】本実施例によれば、短絡欠陥が存在する電極部分に対して、縦方向の電極ピッチを超えた除去パターンを繰り返して実行するだけで、いかなる短絡欠陥パ

ターンであろうとも、左側の素子電極3を電氣的に完全に分離することができる。したがって、短絡欠陥の場所や大きさに左右されず、いずれの欠陥に対しても2種類のプログラムの実行で修復ができるため、工程を単純化した修復が可能となる。これは左側電極3を分離するという意味では、2種類のプログラムの実行により、完全に分離することができるために、基本的に1種類のプログラムにより除去パターンを実行することと同じ意味となる。ただし、2種類のプログラムにより加工することにより、電子放出素子部分となる重要な部分である素子電極3、4間のギャップ部に欠陥が無い場合には、無用なレーザ照射を避けることができるというメリットがある。さらに、2種類のプログラムによりビーム幅を変えて修復することにより、パターンの間隔に余裕のあるところは幅広のレーザを照射して短絡部の修復幅を広くすることにより絶縁距離を稼ぐことができ、また余裕の無いところは素子電極間のギャップ幅に沿った幅のレーザを照射することにより設計どおりのギャップ幅を作製することが可能となる。したがって、この修復を実施することにより、完全な修復が可能となり、短絡欠陥の無い電極を作製することができる。

【0065】〔実施例4〕図5は本発明の第4の実施例に係る素子電極の修復方法を示す図である。同図(a)は素子電極形成後さらに列配線および行配線を形成した後の電極部短絡欠陥の拡大図であり、電極部修復前の状態を示す。同図(b)は修復後の状態を示す。同図において、3は左側素子電極、4は右側素子電極、13~15は短絡欠陥、26は除去パターン、31は列配線、32は絶縁層、33は行配線である。単位パターンの形成後に素子電極が順次連結されている。

【0066】まず、素子電極3、4を実施例1と同様にオフセット印刷法により形成した。電極ピッチサイズも実施例1と同様に行側ピッチが $290\mu\text{m}$ 、列側ピッチ $P1=650\mu\text{m}$ とした。次にスクリーン印刷法を用いて、列側電極であるところの右側素子電極4の上に右側素子電極4を接続する目的で列配線31を形成した。列配線31は、ペーストとしてAgペーストを使用し、印刷、乾燥、焼成工程を経て、Agの列配線として形成した。さらに層間絶縁層32を形成した。この層間絶縁層32は左側電極3の上側の一部分が露出し、次の工程で形成する行配線33とコンタクトして電圧の供給が可能となるように部分的にくびれたパターンにしてあり、ガラスペーストにより作製した。また、行配線33をAgペーストにより、絶縁層32の上部に作製した。これにより、リアプレート上に、多数対の素子電極とこれらに電圧を供給することが可能な行列配線が形成された。

【0067】次に、短絡欠陥を探すために、行列配線をセレクトしながらオープンと短絡をチェックすることにより、行列部の短絡欠陥や隣接配線の短絡チェックを行なった。この結果を元に、実際の欠陥部を観察するため

にレーザ加工機のXYテーブルにリアプレートを載せ、観察した。

【0068】このようにして発見した短絡欠陥13~15に対し、次のようにして修復を行なった。まず、リアプレート上の電極の短絡欠陥に対して、除去パターン26に従ってレーザ光を照射するように予め加工パターンをプログラムした除去パターンを準備したレーザ加工機を用意した。除去パターン26は縦側の長さが電極ピッチを超えた長さの $710\mu\text{m}$ とし、ビーム幅は $60\times 60(\mu\text{m})$ および $16\times 16(\mu\text{m})$ とした。除去パターン26のプログラムはいずれも、実施例1で述べたように加工基準点にレーザ光の光軸をアライメントすれば加工基準点を基点に相対移動して所定の位置にレーザを照射するようになっている。

【0069】次に、このように予めプログラミングされた除去パターン26を、図5(a)のような短絡欠陥に対して、それぞれの電極部の加工基準点より、除去パターン26によるレーザ加工を実施した。この結果、図5(b)のように、素子電極の短絡部分を除去することができた。このとき、波長 $532\text{nm}$ 付近のYAG第二高調波のレーザを使用して除去パターン26の加工を行なった。レーザ光はパルス状に連続的に照射した。このときのレーザ出力は、Qスイッチ周波数 $5\sim 10\text{kHz}$ (パルス幅 $92\sim 145\text{nsec}$ )で、ビームサイズが約 $20\times 20(\mu\text{m})$ のときには $2\sim 15\times 10$ の(-6)乗J/パルス付近であり、ビームサイズが約 $50\times 50(\mu\text{m})$ のときには $10\sim 120\times 10$ の(-6)乗J/パルス付近であった。この出力により、Agを主成分とした列配線31や行配線33、およびガラス質の絶縁層32は、損傷せず(中でもQスイッチ $10\text{kHz}$ 付近が良い)、電極部材のみ選択的に加工されるという条件により加工を実施することができた。これは、配線31、33はレーザの出力が低いために損傷せず、層間絶縁層はガラス質のほぼ透明部材であるため、波長 $532\text{nm}$ のレーザは透過し、結果的に薄い膜の電極部材のみ加工できるということを意味する。

【0070】このような方法によって、リアプレート上に短絡のない多数対の電極を、素子電極エリアすべてにわたって作製した。

【0071】本実施例によれば、短絡欠陥の存在する電極部分に対して、縦方向の電極ピッチを超えた単一の除去パターンを繰り返して実行するだけで、いかなる短絡欠陥パターンであろうとも、左側の素子電極3を電気的に完全に分離することができる。したがって、短絡欠陥の場所や大きさに左右されず、いずれの欠陥に対しても1種類のプログラムで修復ができるため、工程を単純化した修復が可能となる。さらに、配線形成後に修復が可能であるため、素子電極形成後に、パターン検査機による短絡部分の見逃しがあった場合でも、それを修復する加工が可能であり、さらなる歩留りの向上を図ることが

できる。したがって、この修復を実施することにより、完全な修復が可能となり、短絡欠陥の無い電極を作製することができる。

【0072】[実施例5]図6は本発明の第5の実施例に係る素子電極の修復方法を示す図であり、リアプレートを裏面から見た状態を示している。同図(a)は素子電極形の成後、さらに列配線および行配線を形成した後の電極部短絡欠陥16の拡大図であって電極部修復前の状態を示しており、同図(b)は修復後の状態を示す。同図において、3は左側素子電極、4は右側素子電極、16は短絡欠陥、27は除去パターン、31は列配線、32は絶縁層、33は行配線である。単位パターンの形成後に、素子電極は順次連結されている。

【0073】まず、実施例1と同様にオフセット印刷法により電極3、4を形成した。電極ピッチサイズは実施例1と同様に行側ピッチが $290\mu\text{m}$ 、列側ピッチ $P1=650\mu\text{m}$ であった。

【0074】次に、スクリーン印刷法を用いて、列側電極であるところの右側素子電極4の上に列配線31を形成した。このとき、ペーストとしてAgペーストを使用し、印刷、乾燥、焼成工程を経てAgの列配線を作製した。さらに、層間絶縁層32を形成した。この層間絶縁層32は、左側電極3の上側の一部分が露出して次の工程で形成する行配線33とコンタクトして電圧の供給が可能のように部分的にくびれたパターンにしてあり、ガラスペーストにより作製した。最後に、行配線33をAgペーストにより、絶縁層32の上部に作製することにより、リアプレート上に、一対の素子電極とこれに電圧を供給可能な行列配線を作製した。

【0075】次に、短絡欠陥を探すために、行列配線31、33をセレクトしながらオープンと短絡をチェックすることにより、行列部の短絡欠陥や隣接配線の短絡チェックを行なった。この結果を元に、実際の欠陥部を観察するためにレーザ加工機のXYテーブルにリアプレートを載せ、観察した。

【0076】次に、このようにして発見した図6(a)の電極の短絡欠陥16に対して、修復を行なった。すなわちまず、リアプレート上の電極の短絡欠陥に対して、除去パターン27のようにレーザ光を照射するように予め加工パターンをプログラムした除去パターンを準備したレーザ加工機を用意した。除去パターン27は縦側の長さが電極ピッチを超えた長さの $710\mu\text{m}$ とし、ビーム幅は $60\times 60(\mu\text{m})$ および $16\times 16(\mu\text{m})$ とした。除去パターン27のプログラムはいずれも実施例1で述べたように加工基準点にレーザ光の光軸をアライメントすれば加工基準点を基点に相対移動し所定の位置にレーザ光を照射するようになっている。このように予めプログラミングされた除去パターン27を、短絡欠陥16に対して、それぞれの電極部の加工基準点より適用し、除去パターン27によるレーザ加工をリアプレート

の裏面側より実施した。この結果、図6(b)のように素子電極の短絡部分を除去することができた。このとき使用したレーザは波長532nm付近のYAG第二高調波のものであり、これにより除去パターン27の加工を実施した。このとき、レーザ光はパルス状に連続的に照射した。このときのレーザ出力は、Qスイッチ周波数が5~10kHz(パルス幅92~145nsec)で、ビームサイズが約20×20(μm)のときには2~15×10の(-6)乗J/パルス付近で加工し、ビームサイズが約50×50(μm)のときには10~120×10の(-6)乗J/パルス付近で加工した。この出力により、Agを主成分とした列配線31や行配線33、およびガラス質の絶縁層32、さらにガラス質のリアブレートは損傷せず(中でもQスイッチが10kHz付近が良い)、電極部材のみ選択的に加工されるという条件により加工を実施することができた。これは、配線はレーザの出力が低いために損傷せず、層間絶縁層やリアブレートはガラス質の透明部材であるために波長532nmのレーザは透過し、結果的に薄膜の電極部材のみ加工できるということである。

【0077】このような方法によって、リアブレート上に短絡のない一对の電極を、素子電極エリアすべてにわたって作製することができた。

【0078】本実施例によれば、短絡欠陥の存在する電極部分に対して、縦方向の電極ピッチを超えた単一の除去パターンを繰り返して実行するだけで、いかなる短絡欠陥パターンであろうとも、左側の素子電極を電気的に完全に分離することができる。したがって、短絡欠陥の場所や大きさに左右されず、いずれの欠陥に対しても1種類のプログラムで修復ができるため、工程を単純化した修復が可能となる。さらに、配線形成後にリアブレートの裏面から修復が可能のため、素子電極形成後に、パターン検査機の短絡欠陥の見逃しが有った場合でも、これを修復する加工が可能であり、さらに、裏面から加工することにより、最下層に位置する素子電極は、何も遮るパターンが無いために、素子電極のすべての部分にレーザを照射することが可能である。したがって、いかなる位置の短絡欠陥でも修復が可能であるため、さらなる歩留りの向上を図ることができる。したがって、この修復を実施することにより、完全な修復が可能となり、短絡欠陥の無い電極を作製することができる。

【0079】[実施例6]次に、これまでの実施例1~5のように作製したリアブレートをフェースプレートと貼り合わせて画像表示装置を作成した例を示す。図7は、リアブレートとフェースプレートの貼合せを説明するための画像表示装置の組立装置の図である。同図において、1はリアブレート、71はフェースプレート、72は枠、73はフリット、74はリアブレート側のアライメントマーカ、75はフェースプレート側のアライメントマーカ、76は下側加熱プレート、77は上側加熱

プレート、78はテーブル、79はZ方向移動機構、80は組立装置フレーム、81は画像認識カメラである。

【0080】まず、実施例1~5のいずれかのような方法によって作製された素子電極並びに配線パターンを有するリアブレート1を、XYθテーブル78上に設けた下側加熱プレート76上に置き、不図示のピンにより取り付けた。また、組立装置フレーム80に設けたZ方向移動機構79に取り付けてある上側加熱プレート77には、ブラックストライプにより画素毎に区切られ各画素には蛍光体が形成された画像表示部を有するフェースプレート71を不図示のピンにより取り付けた。下側加熱プレート76および上側加熱プレート77はカートリッジヒータを内蔵し独自に加熱が可能なものである。リアブレート1とフェースプレート71には、事前にアライメントマークが形成してあり、このマークは、島状の円形でも十字型でもよい。また、形成のタイミングと方法は、リアブレート1においては、電極部材印刷時でも列側配線印刷時でも行側配線印刷時でもよいが、本実施例では、行側配線印刷時に版に円形のアライメントマーク74を設けたものを使用して形成し、フェースプレート71においてはブラックストライプの形成時に円形のアライメントマーク75を設けたものを使用して形成した。

【0081】さらに、リアブレート1上に枠72を配置し、枠72の上とリアブレート1の上には事前にフリットガラスペーストを仮焼成したフリット73を形成したものを配置した。フリットガラスとしては、410℃付近が作業温度(フリットガラスが溶解し封着作業が可能な温度)である低融点封着ガラスを使用した。

【0082】この状態で、リアブレート1上の枠72とフェースプレート71が突き当たらないように数mmの間隔を保持した状態で、下側および上側の加熱プレート76と77の加熱を開始した。この時、組立装置フレーム80に固定された画像認識カメラ81により、下側加熱プレート76の穴からリアブレート側のアライメントマーカ74とフェースプレート側のアライメントマーカ75を監視し、所望の位置にフェースプレート71とリアブレート1がアライメントされるように、テーブル78のXYθを制御し、アライメントを行なった。ホットプレート76、77の温度がフリットガラスの作業温度付近になったら、Z方向移動機構79により、フェースプレート71を下降させ、枠72上のフリット73とともに、枠72やリアブレート1に押し付けた。その後、加熱プレート76、77の温度を下げていった。アライメント作業をフリットガラスの粘度が高くなり、XYθテーブル78をフリーにしても、フェースプレート71とリアブレート1のアライメントがずれないくらいの温度まで継続した後、XYθテーブル78をフリーにした。その後、常温付近になったら、貼り合わされたフェースプレート71やリアブレート1、すなわち画像表示

21

装置を加熱プレート76、77から取り出ることにより画像表示装置の製造を完了した。

【0083】このようにすることにより、リアプレート1上に作製した複数対の素子電極を、フェースプレート71の複数の画素に対応するように位置合わせすることができる。

【0084】

【発明の効果】以上説明したように本発明によれば、定型化された除去パターンを適用するだけで、効率的にすべての素子電極等の短絡欠陥を修復することができる。これにより、作業を単純化し、短絡の修復に要する時間を少なくすることができる。また、修復に可視光のレーザーを用いることにより、薄膜の素子電極を効果的に除去することが可能となり、かつ、いかなる工程のタイミングにおいても短絡欠陥を修復することが可能となる。したがって、表面伝導型の電子放出素子を有する大画面で平板型の画像表示装置の製造を効率的に行なうことができる。

【図面の簡単な説明】

【図1】 図1は本発明の第1の実施例に係る素子電極の修復方法を示す説明図である。

【図2】 正常な部分の素子電極および短絡欠陥が生じている部分の素子電極を拡大して示す説明図である。

【図3】 本発明の第2の実施例に係る素子電極の修復方法を示す説明図である。

【図4】 本発明の第3の実施例に係る素子電極の修復方法を示す説明図である。

\*

22

\*【図5】 本発明の第4の実施例に係る素子電極の修復方法を示す説明図である。

【図6】 本発明の第5の実施例に係る素子電極の修復方法を示す説明図である。

【図7】 本発明の第6の実施例に係る画像表示装置の組立装置の断面図である。

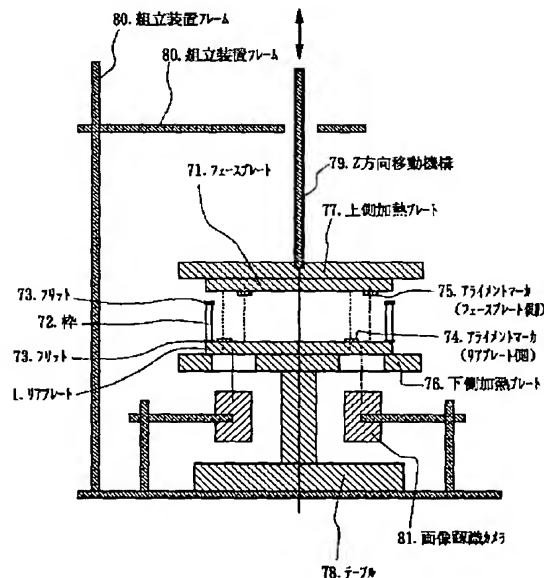
【図8】 従来の表面伝導型電子放出素子の一例を示す模式図である。

【図9】 従来の表面伝導型電子放出素子を用いた画像表示装置の一例を示す概略構成図である。

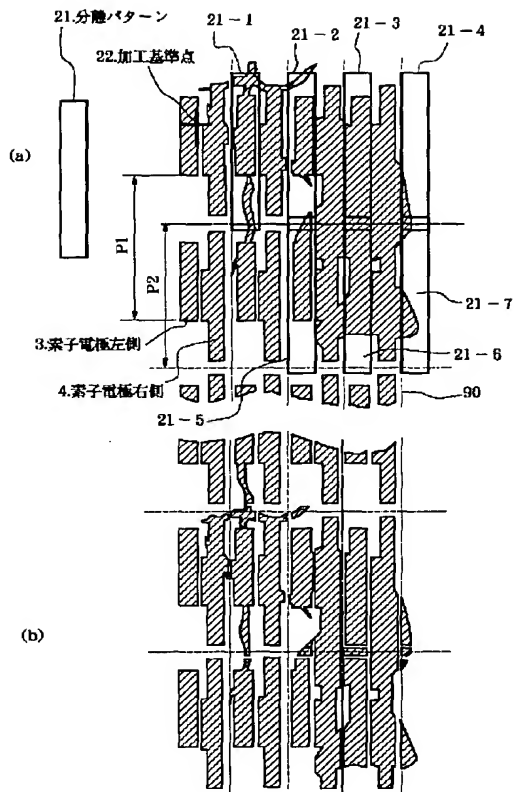
【符号の説明】

1：リアプレート、2：素子電極エリア3：素子電極（左側）、4：素子電極（右側）、5～12：短絡欠陥、21：除去パターン、22：加工基準点、23～27：除去パターン、31：列配線、32：絶縁層、33：行配線、71：フェースプレート、72：枠、73：フリット、74：リアプレート側のアライメントマーク、75：フェースプレート側のアライメントマーク、76：下側加熱プレート、77：上側加熱プレート、78：テーブル、79：Z方向移動機構、80：組立装置フレーム、81：画像認識カメラ、101：絶縁性基板、102、103：素子電極、104：導電性薄膜、105：電子放出部、1001：基板、1002：表面伝導型電子放出素子、1003：列方向配線、1004：行方向配線、1005：リアプレート、1006：外枠、1007：フェースプレート、1008：蛍光膜、1009：メタルバック。

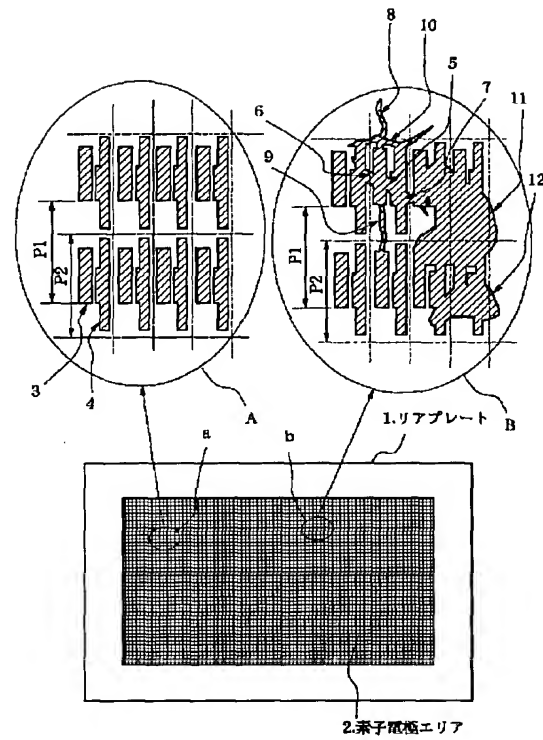
【図7】



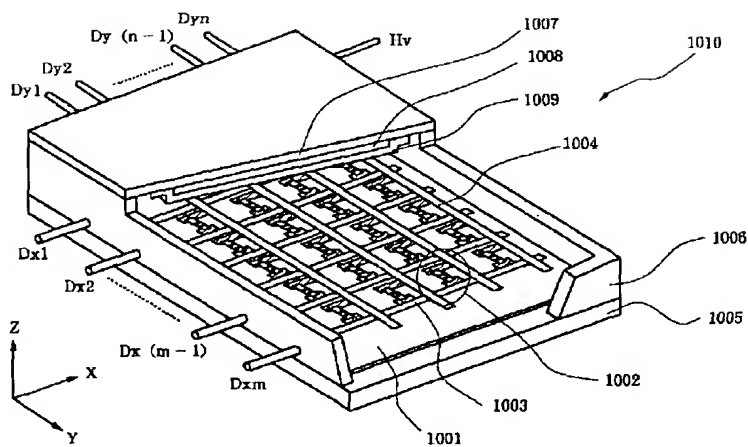
【図1】



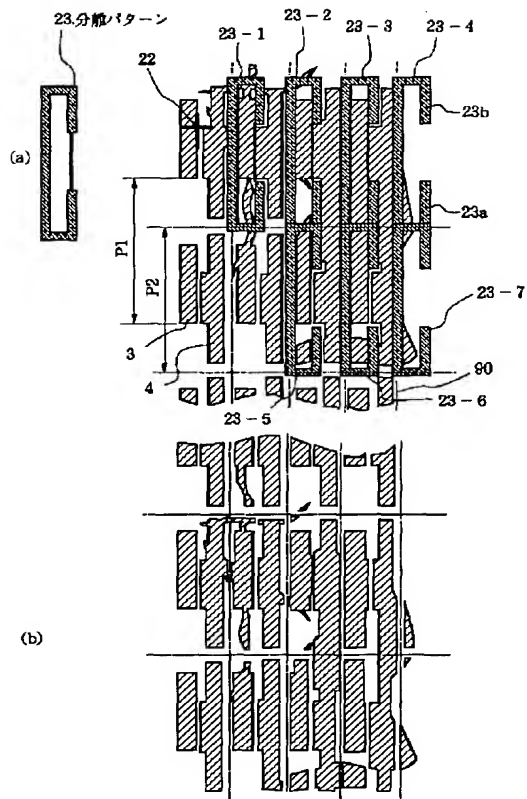
【図2】



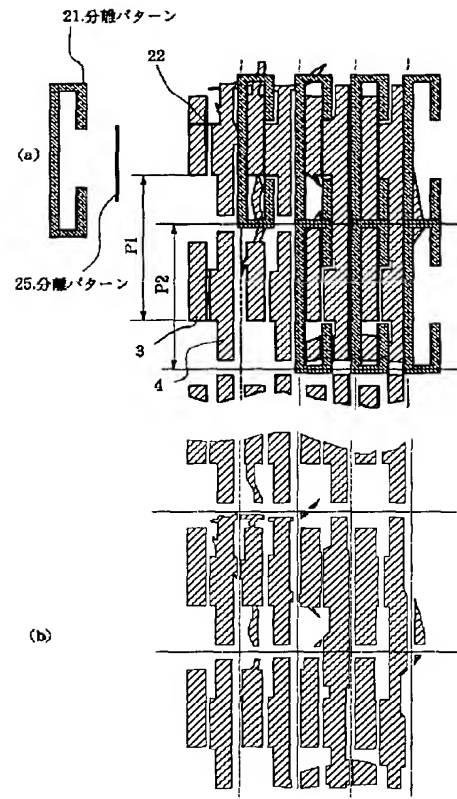
【図9】



【図3】

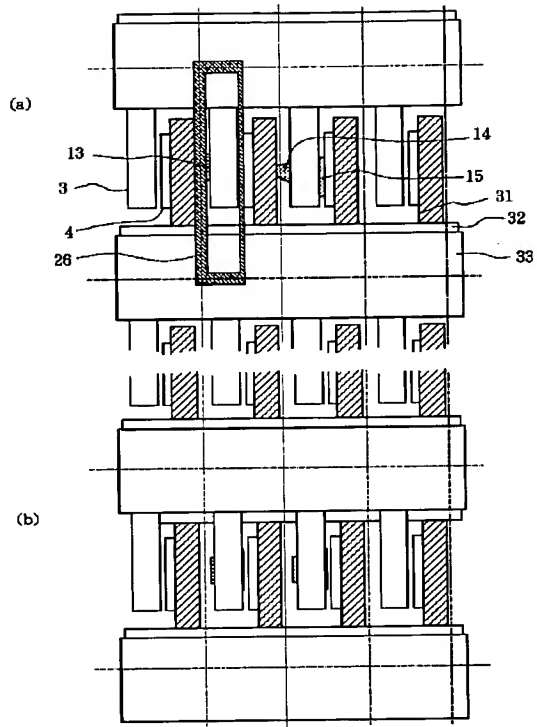


【図4】





【図5】



【図6】

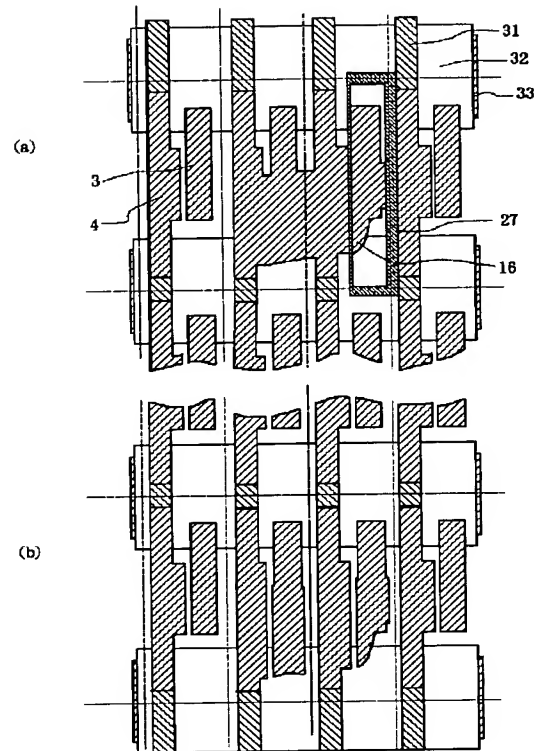


Figure 1 consists of two diagrams, (a) and (b), illustrating a semiconductor device. Diagram (a) is a plan view showing a rectangular substrate 101. A central rectangular region 103 is defined, flanked by regions 104 and 105. The total width of the central region is labeled L, and the width of the substrate is labeled W. Regions 102 are located on the outer edges of the substrate. Diagram (b) is a cross-sectional view of the device, showing the substrate 101 and the layered structure of the device. The layers are labeled 103, 105, 104, and 102, corresponding to the regions in the plan view.

(51)Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード' (参考)

E 5 C 0 4 0  
A

F ターム(参考) 2H096 AA30 HA23 HA30 LA30  
4E068 AC00 CA02 DA09  
5C012 AA09 VV10  
5C027 AA01  
5C036 EF01 EF06 EF08 EG02 EG12  
EH26  
5C040 FA01 FA02 GC01 GG09 MA26